

THÈSE DE DOCTORAT DE

NANTES UNIVERSITÉ

ÉCOLE DOCTORALE N° 641
*Mathématiques et Sciences et Technologies
de l'Information et de la Communication*
Spécialité : *Électronique - Génie Électrique*

Par

Antoine LASPEYRES

**Etude et conception d'un « Intelligent Power Module (IPM) » forte
puissance en technologie SiC : développement du Gate Driver**

Thèse présentée et soutenue à Nantes, le 12 décembre 2023
Unité de recherche : IETR UMR CNRS 6164

Rapporteurs avant soutenance :

Eric LABOURE Professeur, Université Paris-Saclay
Pierre LEFRANC Maître de Conférences/HDR, GRENOBLE INP

Composition du Jury :

Examineurs : Eric LABOURE Professeur, Université Paris-Saclay
 Pierre LEFRANC Maître de Conférences/HDR, GRENOBLE INP
 Nicolas ROUGER Directeur de Recherche CNRS, LAPLACE Toulouse
 Paul Etienne VIDAL Professeur, ENIT TARBES

Dir. de thèse : Nicolas GINOT Professeur, NANTES UNIVERSITE
Co-dir. de thèse : Christophe BATARD Maître de Conférences/HDR, NANTES UNIVERSITE
Encadrante : Anne-Sophie DESCAMPS Maître de Conférences, NANTES UNIVERSITE

Invité :

Abdelhadi ASSEBAN Expert Technique, Référent DGA Paris

Titre : Etude et conception d'un « Intelligent Power Module (IPM) » forte puissance en technologie SiC : développement du Gate Driver

Mot clés : Driver de grille isolé, MOSFET SiC, Source driver, Maintenance prédictive

Résumé : L'aéronautique tend à hybrider la propulsion et à électrifier de plus en plus de fonctions. Ceci entraîne une augmentation de la tension du réseau de bord HVDC afin de répondre à ces nouvelles contraintes sur les réseaux et systèmes électroniques. Pour atteindre ces objectifs, les nouveaux composants à semi-conducteurs de puissance SiC en calibre 3.3kV semblent être une alternative prometteuse à la filière Silicium IGBT. Cependant, leur faible maturité par rapport à la technologie Si est le principal frein à leur implémentation dans les réseaux de bords. Les travaux de recherche s'inscrivent dans le projet RAPID AM-PM. L'objectif du projet est de concevoir un module de puissance bras d'onduleur 3,3kV@500A en technologie SiC en apportant une rupture technologique sur le packaging de

puissance et son monitoring. Les travaux de recherche concernent le développement d'un circuit de commande intelligent permettant de fiabiliser le module de puissance et d'assurer des commutations sécurisées du semiconducteur. A partir des études sur la fiabilité des composants SiC, deux indicateurs de vieillissement ont été identifiés, la résistance à l'état passant du module et le courant de fuite de grille du composant semiconducteur. Des circuits de surveillance embarqués de ces indicateurs ont été proposés et une nouvelle topologie de commande des semiconducteurs, le source driver, est proposée afin de rendre ces circuits compatibles. Pour finir, un démonstrateur spécialement conçu pour le module AM-PM est testé sur module SiC.

Title: Study and design of a high power "Intelligent Power Module (IPM)" in SiC technology: development of the Gate Driver

Keywords: Isolated gate driver, SiC power MOSFET, Source driver, Predictive maintenance

Abstract: Aeronautics tend to hybridize propulsion and electrify more and more functions on board. This leads to an increase in the voltage of the on-board network in order to meet these new constraints from electronic systems. To achieve these objectives, the new 3.3kV-rating SiC power semiconductor components seem to be a promising alternative to the Silicon IGBT sector. However, SiC technology's low level of maturity compared to Si technology is the main obstacle to its implementation. The research work is part of the AM-PM RAPID project. The project objective is to design a 3.3kV@500A inverter arm power module in SiC technology by providing a technological breakthrough in power packaging and its monitoring.

The research work focuses on the development of the gate driver and its intelligent functions to make the power module more reliable and to ensure secure switching of the semiconductor. From studies on the SiC component's reliability, two aging indicators have been identified, the on-state resistance of the module and the gate leakage current of the semiconductor component. On-board monitoring circuits for these indicators have been proposed and a new semiconductor control topology, the source driver, is proposed in order to make these circuits compatible. Finally, a demonstrator specially designed for the AM-PM module is tested on a SiC module.